

# 低功率 單調性 數位控制振盪器

## A Low-power Monotonic Digitally Controlled Oscillator

指導教授：盛鐸

學生：林昶安、林昀叡、吳睿樵

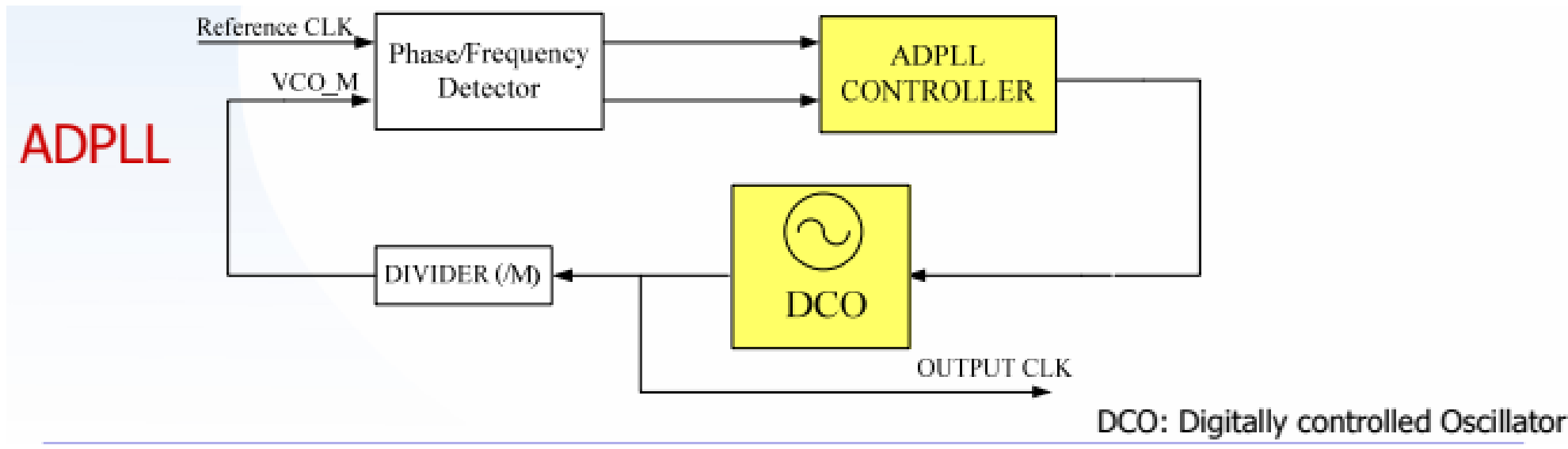
輔仁大學 電機工程學系 大學部專題生

### 摘要

現今鎖相電路(Phase Locking Loop)在眾多領域都有應用，如無線通信、數位電視、廣播等，他是為了同步內部時脈和外部時脈的電路。PLL會比較外部訊號與電壓控制的石英震盪器之間的相位，接著會去修正震盪器的時脈訊號去與參考訊號的相位之間的誤差。

數位鎖相電路(All Digital Phase Locking Loop)為PLL其中一種，而ADPLL解決了PLL的漏電問題，在此同時ADPLL因為沒有使用被動元件並且以數位方式設計，使得它能共達到良好的頻率位移以及低功率消耗。

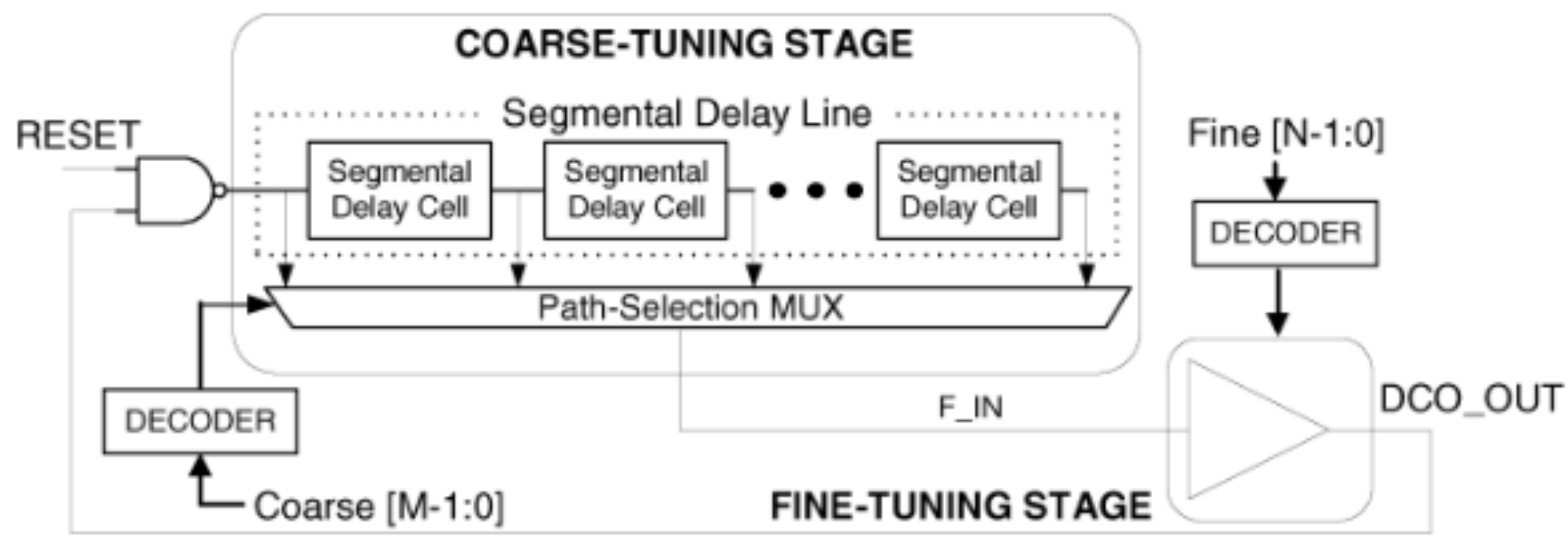
DCO為ADPLL裡面的重要核心，它在ADPLL裡消耗了超過5成的功率，DCO分為許多種類，而我們選取串接構造的DCO，此次專題的系統架構我們是以串接DCO來建構我們的DCO模型，最終使用0.18um製程達到具有monotonic，且低功率的DCO，其解析度可達到9ps。



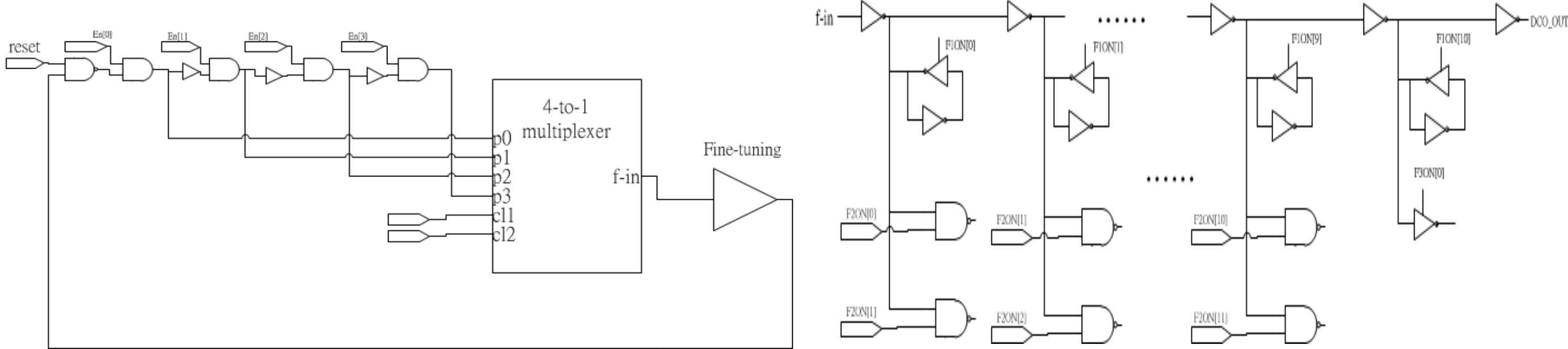
圖一、ADPLL Block Diagram

### 電路架構

本專題的電路架構利用串接DCO電路構造，包含了粗調階段和細調階段，在粗調階段裡我們使用4個and閘和En[0]~En[3]來控制輸入藉此能降低能源消耗，and閘裡增加一個buffer來增加時間，c11和c12為判斷每個狀態的輸入。經過四對一多工器進入細調階段，細調階段利用11個inverter，而每個inverter下，都有個HDC構造，此構造為第一階段細調，它是由三態閘組成能降低能耗，同時下面F2ON[0]~F2ON[11]為第二階段同時也能降低消耗，最後DCO\_OUT接回粗調的輸入。



圖二、DCO架構

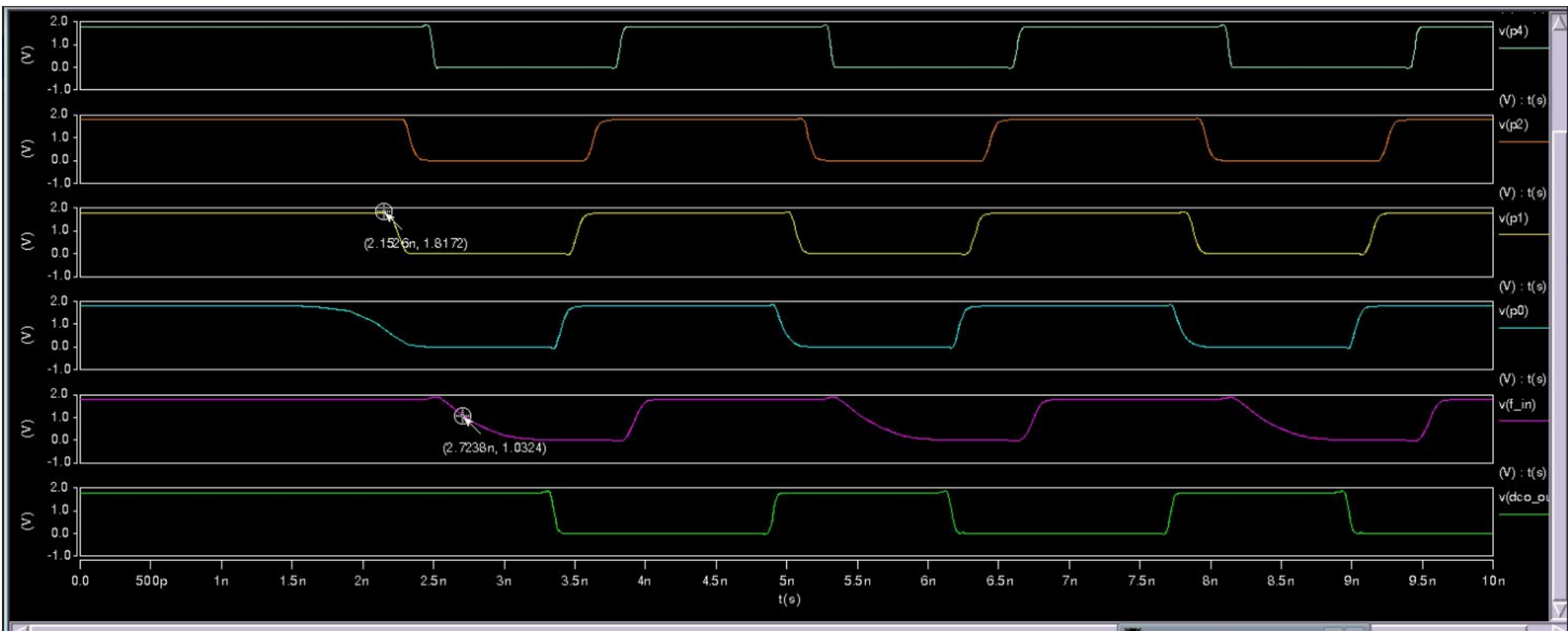


圖三、DCO粗調階段

圖四、DCO細調階段

### 開發環境

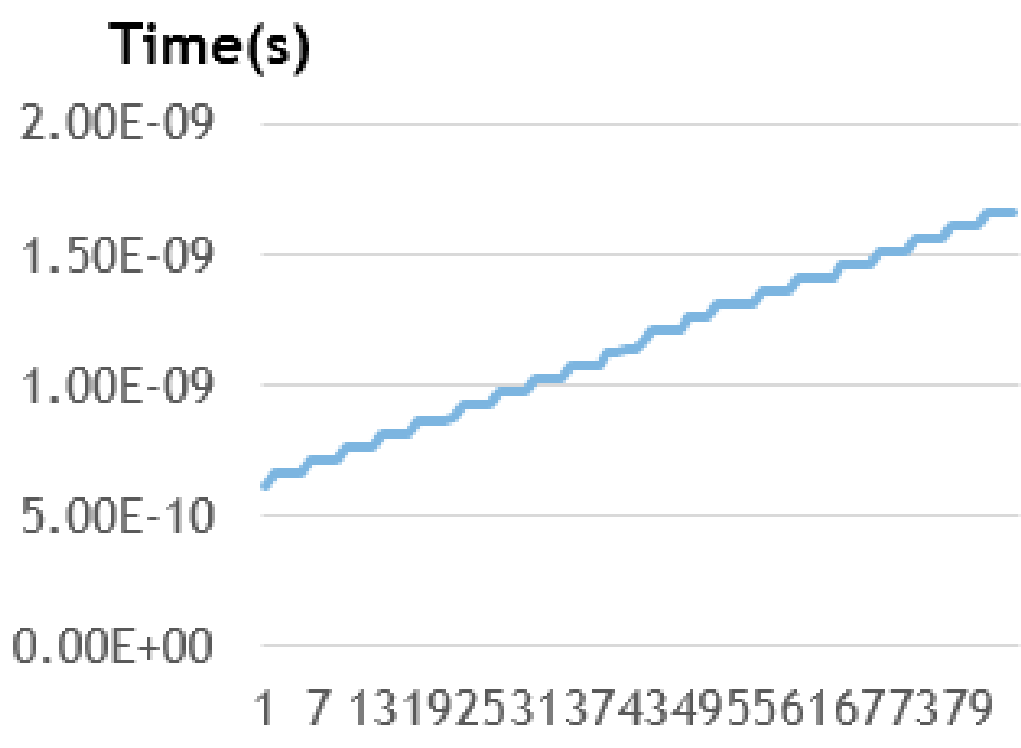
本專題的系統架構利用Hspice模擬，是特別為解決積體電路 (IC) 內部電路的自動模擬分析與驗證等設計問題而發展的程式。並且利用Cosmos Cscope跑出模擬波形，來檢測電路是否達到目標。



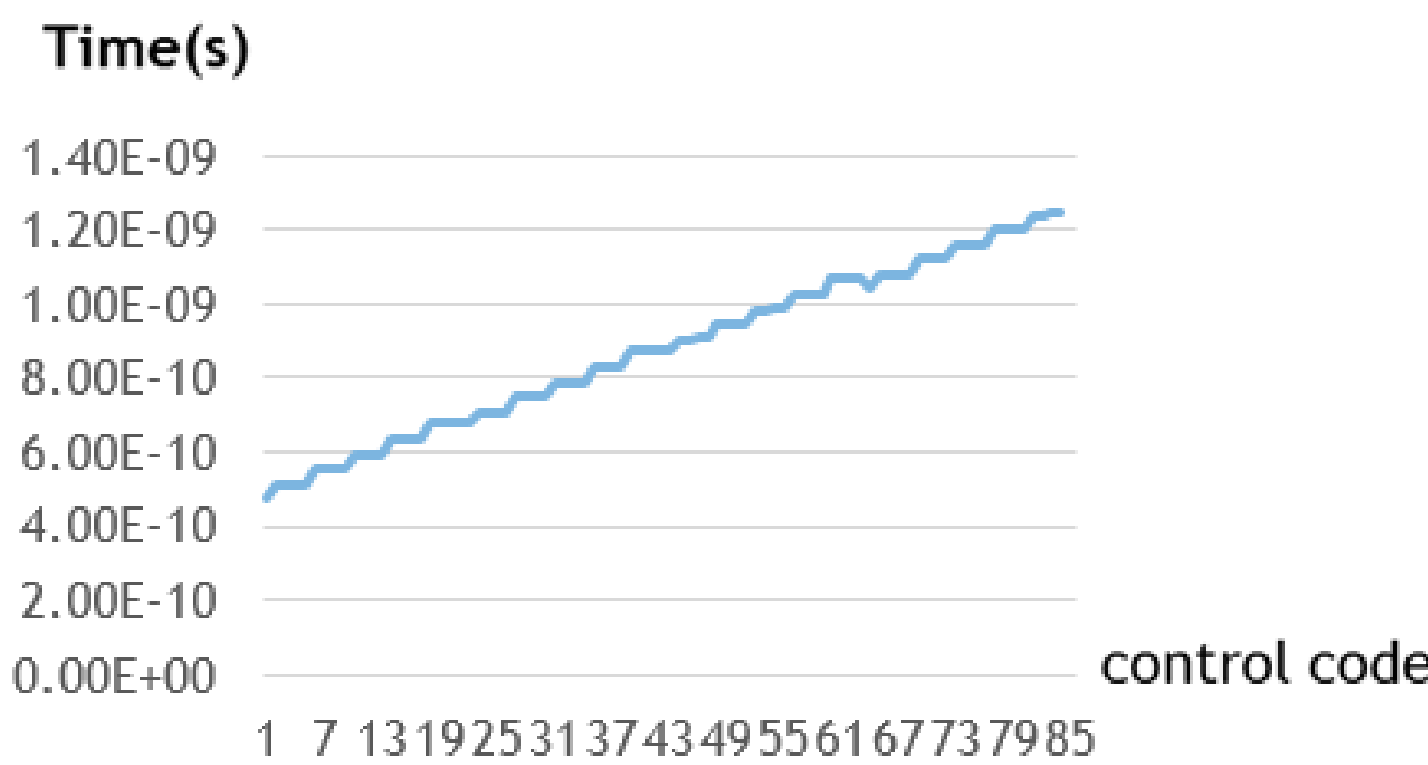
圖五、Cscope波形測試

### 實作方法與成果

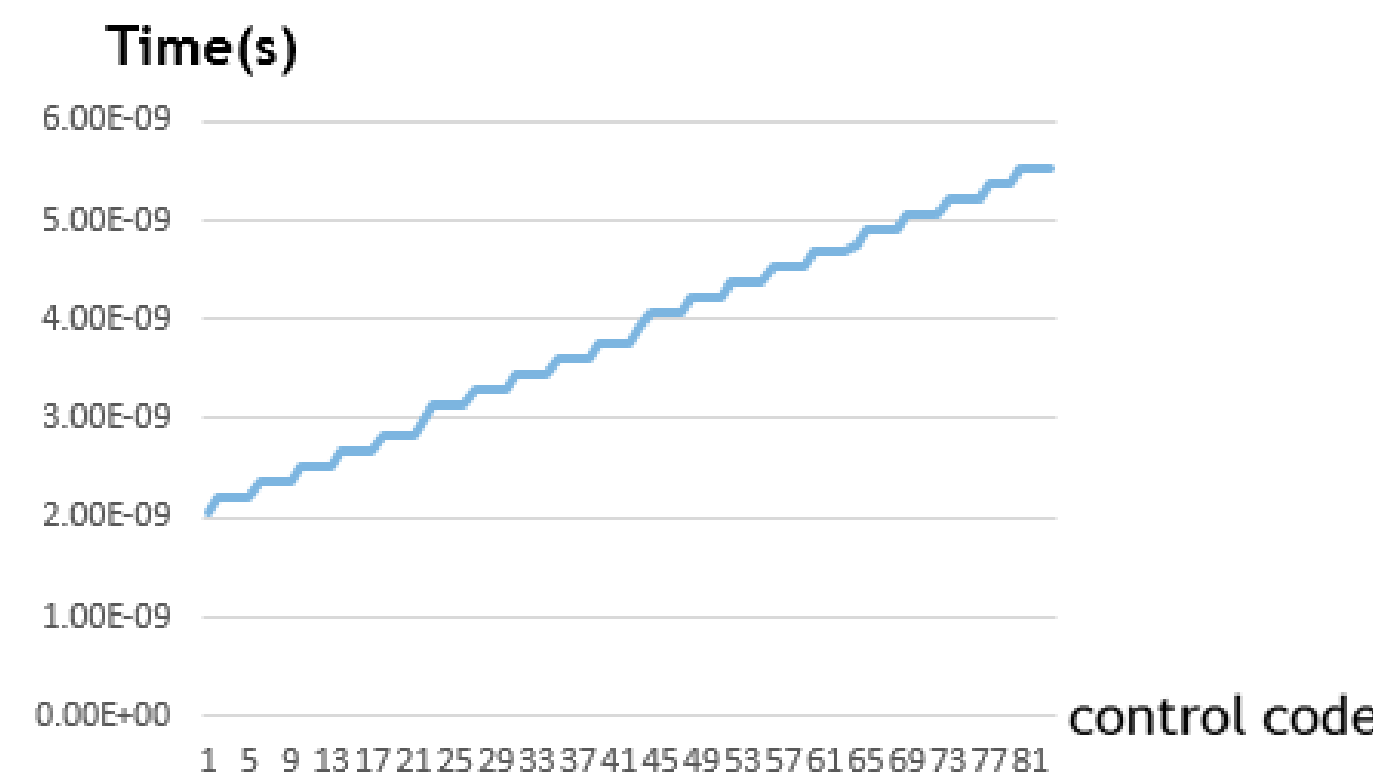
- 在 Hspice中撰寫DCO模擬的電路程式，調整control code，並收集數據繪製成折線圖。
- 並測試在各種不同條件下，仍具有相同性質。



圖六、normal case delay time



圖七、best case delay time



圖八、worst case delay time

	worst case	best case	normal case
	ss 100°C 1.62V	ff 0°C 1.98V	tt 25°C 1.8V
power consumption	1.8mW~1mW	1mW~6mW	3.7mW~6.4mW
resolution	40.6ps	9ps	12.6ps

表一、不同條件下的功率消耗與解析度

\*註:resolution為 
$$\frac{\text{maximum delay} - \text{minimum delay}}{\text{control code length}}$$

### 結論

- 本次專題使用Hspice模擬DCO電路，使用0.18um製程，達到低功耗且具monotonic特性，同時有測試在各種不同的條件下都保持相關特性。
- 藉由這次專題實作，我們學習到Hspice程式的編譯，以及遇到bug的時候該如何找資料解決。

### 參考資料

- Duo Sheng, Jhih-Ci Lan “A monotonic and low-power digitally controlled oscillator with portability for SoC applications”,Circuits and Systems (MWSCAS), 2011 IEEE 54th International Midwest Symposium on, 7-10 Aug. 2011
- Duo Sheng, Ching-Che Chung, Chen-Yi Lee “An Ultra-Low-Power and Portable Digitally Controlled Oscillator for SoC Applications” IEEE Transactions on Circuits and Systems II: Express Briefs ( Volume: 54, Issue: 11, Nov. 2007 )



2017 輔仁大學電機工程學系  
大學部專題成果展

